

نگاهی جدید در طراحی مدار بسامد رادیویی سطح پایین کارا برای سیکلوترون ۱۰ مگا الکترون ولت

محمد صالح شریفی اسدی ملفه^۱، حسین آفریده^۱، میترا قرقره‌چی^۱ و جونگ سو چای^۲

۱. دانشکده مهندسی انرژی و فیزیک، دانشگاه صنعتی امیرکبیر، خیابان حافظ، تهران، صندوق پستی ۴۴۱۳-۱۵۸۷۵
۲. دانشکده مهندسی برق و الکترونیک، دانشگاه Sungkyunkwan، سوان، کره جنوبی

پست الکترونیکی: hafarideh@aut.ac.ir

چکیده

در سیکلوترون‌ها ذره باردار در میدان الکتریکی که در کاواک برقرار است، شتاب می‌بیند و در میدان مغناطیسی که بین مگنت‌ها برقرار است، تغییر مسیر می‌دهد. برای برقراری میدان الکتریکی در کاواک، باید یک سیگنال بسامد رادیویی یا RF بدون نویز را تولید و تقویت کرده و به کاواک ارسال نمود. بسامد تشدید کاواک بر اثر تغییرات دمایی تغییر کرده و منجر به ایجاد توان انعکاسی می‌گردد، در این کار مدار بسامد رادیویی سطح پایین^۱ طراحی گردیده که وظیفه آن تولید سیگنال، تنظیم فاز و بسامد آن، تنظیم بسامد تشدید کاواک، حفاظت مجموعه از توان انعکاسی در حداکثر توان و پایدار نگه داشتن مجموعه RF می‌باشد.

واژه‌های کلیدی: ارتباط سریال، توان برگشتی، سینتیسایزر، بسامد تشدید، مدار معادل RLC

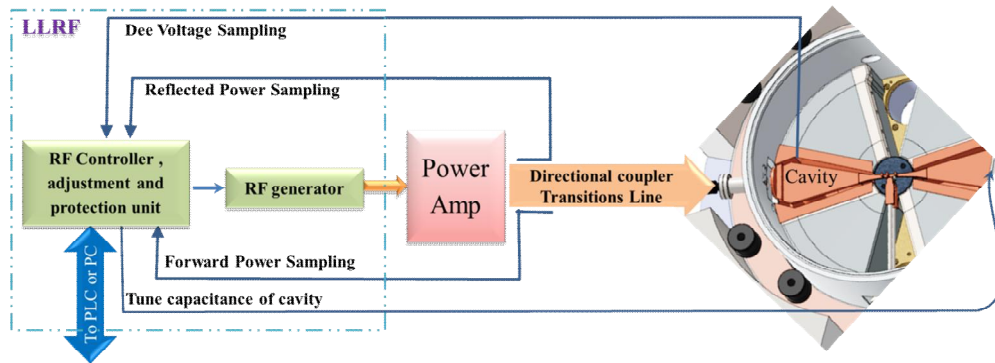
۱. مقدمه

پردازش سیگنال از دوش پردازنده برداشته شده و آشکارسازی فاز توسط تراشه آشکارساز فاز انجام می‌شود. مهمترین پارامتر LLRF پایداری دامنه، بسامد و فاز سیگنال خروجی می‌باشد و برای کاهش نویز و هارمونیک‌های خروجی DDS باید پهنای باند را کاهش داد، ولی در این طراحی با استفاده از فیلتر میانگذر قابل برنامه‌ریزی بدون کاهش پهنای باند، نتایج مطلوب‌تری به دست می‌آید.

مدار LLRF از چهار زیر بلوک اصلی ذیل تشکیل شده است:

LLRF تولید و تنظیم سیگنال RF و تنظیم بسامد تشدید کاواک متناسب با بازخوردهای دریافتی از مجموعه RF می‌باشد (شکل ۱). مشکل اصلی بسیاری از طراحان که آشکارسازی فاز را به کمک پردازش سیگنال انجام می‌دهند، انتخاب پردازنده مناسب برای پردازش سیگنال می‌باشد [۱] ولی در این طراحی

۱. Low level Radio Frequency (LLRF)



شکل ۱. دوره کاری کلی LLRF.

جفت‌کننده^۳ به کاواک ارسال می‌گردد.

یکی از پارامترهای تطبیق سیگنال ارسالی با کاواک VSWR می‌باشد که معرف امپدانس ورودی به مقاومت ورودی مجموعه کاواک می‌باشد. البته این پارامتر در حضور باریکه و یا در نبود آن مقداری متفاوت خواهد بود و تعریف این پارامتر در کاواک سیکلوترون به صورت رابطه (۱) می‌باشد [۴].

$$VSWR = \frac{P'_o + P'_b}{P'_o}, P'_o = P_o + P_{mp}, P'_b = P_b + P_{mp} \quad (1)$$

P_o توان مصرفی کاواک، P_b توان باریکه و P_{mp} توان باریکه در نقطه تطبیق می‌باشد. برای تنظیم VSWR در حضور باریکه، در راه اندازی اولیه، خازن جفت کرده به صورت دستی تنظیم می‌گردد و پس از آن به صورت تمام خودکار، LLRF با استفاده از بازخوردها و به کمک خازن تنظیم، بسامد رزونانس را تنظیم کرده و VSWR را به ۱ نزدیک می‌کند.

۳. مراحل حفاظت و کنترل مجموعه RF

مدار معادل RLC مجموعه کاواک شامل خازن جفت‌کننده، کاواک و خازن تنظیم، دارای بسامد تشدید مشخص بوده که در این بسامد امپدانس ورودی دیده شده از خط انتقال، اهمی خالص بوده و اثرات خازنی و القاگری یکدیگر را خنثی می‌کنند، ولی بر اثر تغییرات دمایی، ابعاد و در نتیجه بسامد تشدید مجموعه کاواک تغییر کرده و منجر به ایجاد توان بازتابی خواهد شد که در دوره کاری^۴ سیکلوترون در حداکثر توان، بسیار خطرناک خواهد بود [۵]. برای تشخیص تغییر بسامد

- ۱- تولید کننده سیگنال^۱ متناسب با بسامد کاری سیکلوترون.
- ۲- حلقه‌های بازخورد برای تنظیم دامنه، بسامد و فاز سیگنال تولیدی و تنظیم بسامد تشدید کاواک.
- ۳- راه انداز کنترل بسامد تشدید کاواک.
- ۴- بلوک حفاظتی و ایجاد کننده وقفه.

۲. مراحل تولید سیگنال

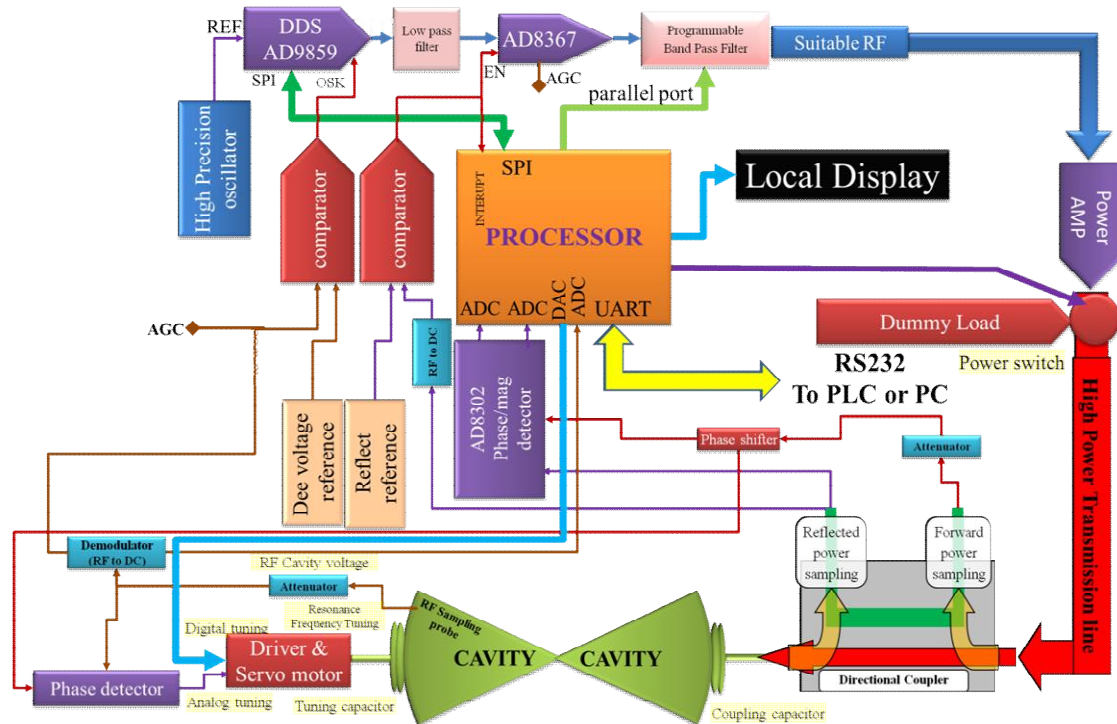
ابتدا سیگنال کلاک مورد نیاز DDS را به کمک اسیلاتور کریستالی^۲ تامین می‌کنیم. با توجه به اینکه بسامد سیگنال خروجی DDS کسری از سیگنال کلاک ورودی می‌باشد [۲] بسامد کلاک باید حداقل ۵۰ درصد از بسامد مورد نظر بیشتر باشد. مسیر تولید، تنظیم و حفاظت را می‌توانید در بلاک دیاگرام شکل ۲ دنبال کنید. سپس برای تعیین یا تغییر فاز و بسامد سیگنال تولیدی، میکروکنترلر دستورات لازم را به DDS ارسال می‌کند. سپس سیگنال خروجی DDS، برای حذف هارمونیک‌ها و نویز وارد یک فیلتر پایین گذر می‌شود [۳]. برای کاهش خطای دامنه سیگنال خروجی تقویت کننده توان، سیگنال ورودی باید حداقل خطای دامنه را داشته باشد، برای این منظور از پیش تقویت کننده با بهره قابل کنترل اتوماتیک AD8367 استفاده می‌شود. سپس سیگنال با عبور از فیلتر میانگذر قابل برنامه‌ریزی، از LLRF خارج و وارد تقویت کننده توان بالا می‌شود [۳]. پس از تقویت سیگنال در تقویت کننده توان بالا، با عبور از جفت‌کننده جهتی و خط انتقال، به کمک خازن

۱. با توجه به طراحی‌های انجام شده کاواک در این پروژه بسامد ۷۰ مگاهرتز می‌باشد.

۲. Temperature Compensated Crystal Oscillators or TCXO

۳. Coupling

۴. Duty Cycle



شکل ۲. نمودار بلوکی مدار LLRF.

می‌گردد. مدار آنالوگ به صورت تمام اتوماتیک بسامد تشدید کاواک را تصحیح کرده با این عمل تا رسیدن به حداکثر توان و تبدیل سیگنال پالسی به CW، سطح توان بازتابی پایین بوده و خطر توان بازتابی در زمان راه اندازی حداقل می‌گردد. با برخورد ذرات باردار پر انرژی به کاواک موجب تغییرات دمایی و تغییر ابعاد کاواک و تغییر بسامد تشدید آن می‌گردد. با توجه به رابطه $f = \frac{1}{\sqrt{\pi LC}}$ ، به کمک خازن تنظیم سری با خروجی کاواک، بسامد تشدید مجموعه کاواک تنظیم می‌گردد.

تغییرات دمایی به جای مانده پس از خنک سازی با تغییر خازن تنظیم، بسامد تشدید کاواک تنظیم می‌گردد، بنابراین می‌بایست اندازه‌گیری سطح توان بازتابی به صورت مداوم و بی‌وقفه انجام گیرد.

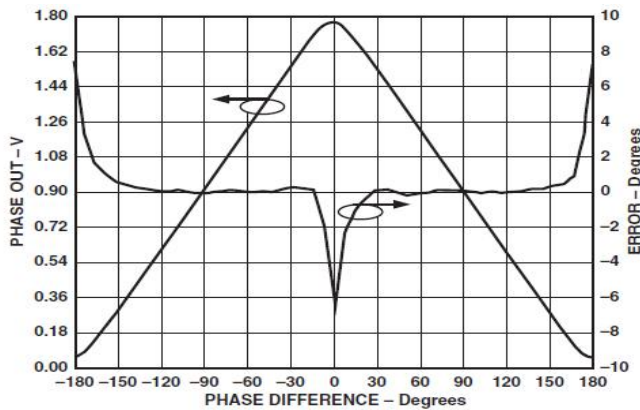
۵. بازخوردهای فازی

یکی از اثرات تغییر بسامد تشدید کاواک علاوه بر ایجاد توان بازتابی، ایجاد تغییر فاز در سیگنال ارسالی می‌باشد. بنابراین با

تشدید مجموعه کاواک از مسیرهای بازخورد فاز، توان و دامنه نمونه برداری شده از کاواک و کوپلر جهت استفاده می‌گردد. به کمک حلقه های بازخورد، توان انعکاسی ناشی از تغییر بسامد تشدید، بررسی می‌گردد و برای جلوگیری از اثرات مخرب توان بازتابی در زمان راه اندازی، سیگنال پالسی با دوره کاری ۱۰ درصد و با دامنه RAMP و شیب مناسب تولید می‌گردد [۳] و پس از تصحیح بسامد تشدید مجموعه کاواک دوره کاری افزایش پیدا می‌کند. با افزایش دوره کاری و توان و تنظیم بسامد تشدید همزمان، در نهایت دوره کاری به ۱۰۰ درصد یا CW رسیده و توان سیگنال به حداکثر مقدار می‌رسد.

۴. حلقه تنظیم

در ابتدا مسیر را باز نگه داشته و بسامد مورد نظر از طریق ارتباط سریال به DDS اعمال می‌گردد. سپس در حداقل دامنه مسیر را بسته و سطح توان سیگنال بازتابی و اختلاف فاز بین سیگنال داخل کاواک و سیگنال ارسالی بررسی

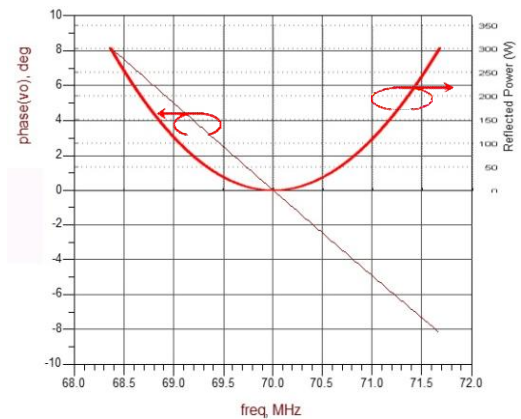


شکل ۴. نمودار رابطه اختلاف فاز و توان برگشتی بر حسب تغییر بسامد.

موارد ۱ و ۲ همزمان استفاده نمی‌شوند و مورد ۱ و ۳ در اکثر سیکلوترون‌ها مورد استفاده قرار می‌گیرد. سطح توان بازتابی آشکار سازی شده توسط جفت‌کننده جهتی، مستقیماً برای محافظت اضطراری مورد استفاده قرار می‌گیرد ولی با توجه به نمودار شکل ۴ با افزایش یا کاهش بسامد تشدید سطح توان بازتابی به یک اندازه تغییر کرده و تنها اندازه تغییر بسامد تشدید قابل تشخیص بوده و علامت تغییر بسامد تنها توسط مقایسه فازی بین فاز سیگنال بازتابی و یا فاز سیگنال نمونه برداری شده از کاواک، با فاز سیگنال ارسالی قابل تشخیص می‌باشد. بنابراین برای تنظیم بسامد تشدید مجموعه کاواک از سطح توان انعکاسی استفاده نمی‌گردد.

در روش مقایسه فازی، ابتدا با تغییر دهنده فاز اختلاف فاز بین سیگنال ارسالی و سیگنال نمونه برداری شده از مجموعه کاواک در شرایط تشدید، در ۹۰ درجه قرار می‌گیرد و متناسب با آن ولتاژ خروجی آشکار ساز فاز برابر ۰٫۹ ولت خواهد بود ولی توسط مدار ضرب کننده، ولتاژ خروجی در ۹۰ درجه برابر ۹ ولت قرار می‌گیرد. حداقل تغییر فاز قابل تشخیص توسط آشکار ساز فاز AD8302 حدود یک درجه می‌باشد و به ازای ۲۰۰ کیلوهرتز تغییر در بسامد تشدید یک درجه تغییر در فاز و ۴/۵ وات توان بازتابی خواهیم داشت. بنابراین حداقل تغییر بسامد تشدید قابل تصحیح ± 200 کیلوهرتز می‌باشد [۶].

حداکثر توان بازتابی قابل قبول برابر ۲ درصد از حداکثر توان ارسالی بوده و برابر ۳۰۰ وات در ۱۵ کیلو وات می‌باشد



شکل ۳. نمودار خطای فاز و سطح ولتاژ خروجی بر حسب اختلاف فاز.

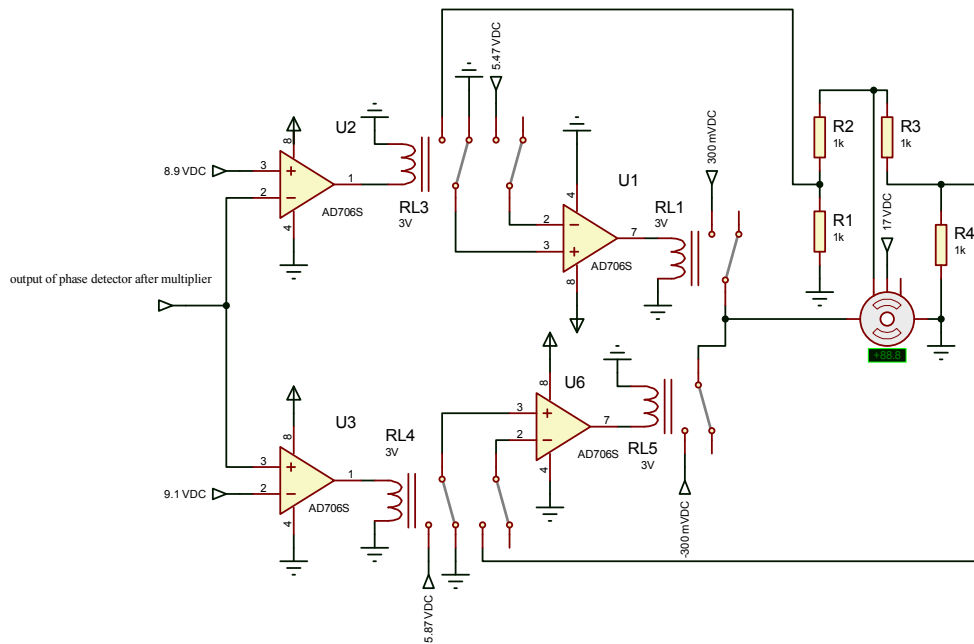
مقایسه فازی بین سیگنال نمونه برداری شده از کاواک و سیگنال ارسالی، تغییر بسامد تشدید مجموعه کاواک قابل تشخیص می‌باشد.

یکی از ملزومات مقایسه فازی دو سیگنال، هم دامنه بودن آنها می‌باشد، بنابراین به کمک تضعیف کننده و تقویت کننده لگاریتمی سیگنال‌ها با دامنه‌های برابر وارد آشکار ساز دامنه می‌شوند.

طبق نمودار شکل ۳، ولتاژ خروجی آشکار ساز فاز AD8302، در محدوده فازی ± 90 درجه، کمترین خطای فاز را داشته و سطح ولتاژ خروجی نیز خطی می‌باشد. بنابراین برای آشکار سازی تغییر بسامد تشدید مجموعه کاواک، ابتدا در مدرج سازی، به کمک تغییر دهنده فاز، اختلاف فاز دو سیگنال، زمانی که کاواک در حالت تشدید قرار دارد، در فاز ۹۰ درجه تنظیم می‌گردد.

جهت نمونه برداری از سیگنال داخل کاواک برای مقایسه فازی با سیگنال ارسالی از سه روش ذیل استفاده می‌گردد.

- ۱- استفاده از آنتن نمونه برداری از سیگنال داخل کاواک که برای این کار آنتن نمونه بردار در کاواک جانمایی می‌شود.
- ۲- نمونه برداری از سر خازن تنظیم بسامد تشدید.
- ۳- مقایسه فازی بین سیگنال بازتابی و سیگنال ارسالی نمونه برداری شده توسط جفت کننده جهتی.



شکل ۵. مدار آنالوگ کنترل اتوماتیک سرور موتور تنظیم بسامد تشدید کاواک.

منعکس شده است و این خطر جدی برای طبقه آخر تقویت کننده توان می‌باشد. بنابراین سطح ولتاژ داخل کاواک همیشه با ولتاژ مرجع مقایسه می‌گردد، اگر این مقدار از ولتاژ مرجع کمتر باشد سیگنال خطا توسط مقایسه کننده تولید شده و مستقیماً DDS را غیر فعال می‌کند و به صورت موازی این سیگنال خطا به پردازنده ارسال شده و پردازنده خروجی تقویت کننده توان بالا را به دامی لود منتقل کرده و تقویت کننده توان را برای راه اندازی مجدد، قطع می‌کند. و همچنین به روشی مشابه به طور مداوم سطح توان برگشتی با توان برگشتی مرجع مقایسه می‌شود، اگر این مقدار از توان برگشتی مرجع بیشتر باشد سیگنال خطا توسط مقایسه کننده تولید شده و مستقیماً پیش تقویت کننده^۱ را غیر فعال می‌کند و به صورت موازی این سیگنال خطا به پردازنده ارسال شده و پردازنده نیز مشابه روش از پیش گفته فرمان راه اندازی مجدد را صادر می‌کند.

۱.۶. زیر بلوک‌های اصلی LLRF

DDS: وظیفه ترکیب کننده^۲ مستقیم دیجیتال، تولید سیگنال و تنظیم فاز و بسامد آن می‌باشد. بسامد کلاک مرجع توسط

که معادل حدود ± 8 درجه تغییر در فاز و ± 1.7 MHz تغییر در بسامد تشدید کاواک می‌باشد.

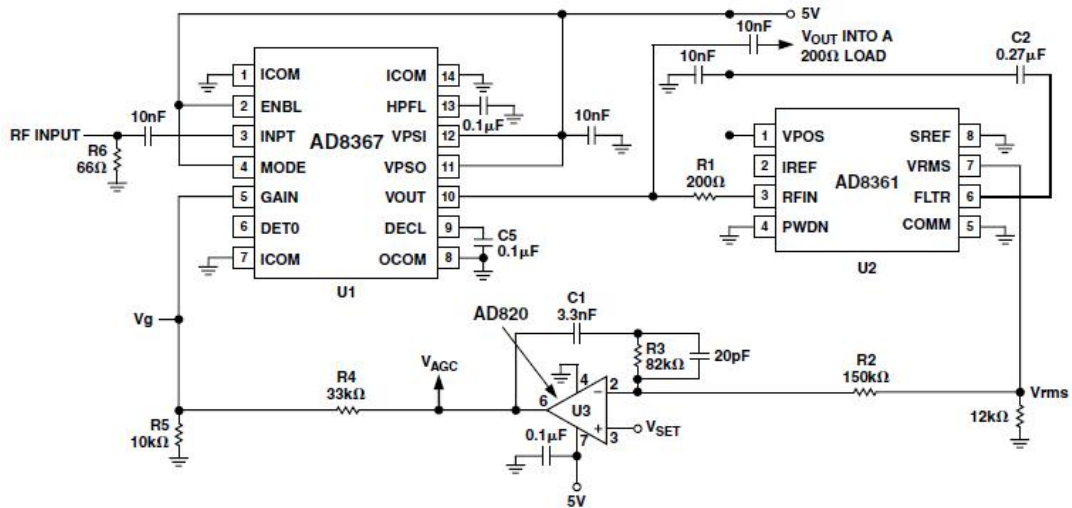
از خروجی آشکار ساز فاز برای کنترل سرور موتور خازن تنظیم، استفاده می‌گردد. برای این منظور از دو روش آنالوگ و دیجیتال استفاده می‌شود. در روش آنالوگ (شکل ۵)، مدار کنترل آنالوگ مستقلاً بدون دخالت کنترلر در محدوده کمتر از ۲ درجه فرامین تنظیم را به سرور موتور ارسال می‌کند. اگر اختلاف فاز به ۲ درجه معادل 0.88 تا 0.92 ولتی برسد، کنترل کننده مستقیماً مسیر آنالوگ را از مسیر کنترلر سرور موتور خارج کرده و متناسب با خروجی آشکار ساز فاز فرامین لازم برای کنترل سرور موتور خازن تنظیم را ارسال می‌کند. در کنترل آنالوگ، ولتاژ راه اندازی سرور موتور متناسب با زمان مورد نیاز برای قفل کردن روی بسامد تشدید کاواک، قبال تنظیم می‌باشد.

۶. بازخورد دامنه و حلقه حفاظتی

مسیر اندازه گیری دامنه سیگنال، تنها برای حفاظت سیستم می‌باشد [۷]، دامنه سیگنال داخل کاواک با یک مرجع ولتاژی مقایسه می‌شود، در صورتی که سطح سیگنال داخل کاواک از یک مقدار کمینه کمتر باشد یعنی بخش اعظمی از سیگنال

۱. AD8367

۲. Synthesizer



شکل ۶. استفاده از بهره قابل کنترل اتوماتیک برای ثابت نگه داشتن دامنه خروجی.

بسیار بالا نبوده [۳ و ۱۱] و تنها یک پردازنده خانواده ایتل AVR از سری ATmega با در نظر گرفتن تمهیدات لازم برای کاهش نویز پذیری، کافی می باشد.

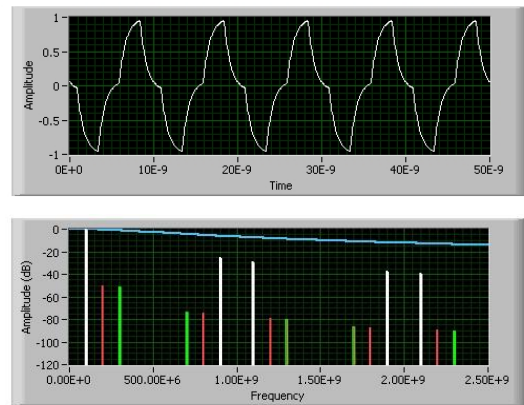
۲.۶. پیش تقویت کننده با بهره قابل کنترل

در این طراحی برای پایداری بیشتر دامنه سیگنال و حفاظت مجموعه RF و همچنین تأمین توان ورودی مورد نیاز تقویت کننده توان بالا، از پیش تقویت کننده با بهره قابل کنترل AD8367، استفاده شده است.

مطابق شکل ۶ از مسیر دمدولاتور RF به DC، سطح دامنه سیگنال خروجی و یا ضریبی از سطح توان سیگنال نمونه برداری شده از کاواک، وارد تراشه شده و بهره تراشه را کنترل می کند [۱۲].

۳.۶. فیلترها

در فرایند سنتز مستقیم دیجیتال، هارمونیک های سیگنال نیز ظاهر می شوند. شکل ۷ نتیجه شبیه سازی سیگنال خروجی DDS در بسامد ۷۰ مگاهرتز با سیگنال کلاک ۱۰۰ مگاهرتز می باشد. بهترین روش برای حذف هارمونیک ها، استفاده از فیلتر پایین گذر^۱ می باشد. با انتخاب فیلتر مناسب، مطابق نتیجه آزمون حلقه بازبخش تولید سیگنال (شکل ۸)، سیگنال خروجی DDS سیگنالی کم نوفه^۲ و بدون هارمونیک خواهد بود.



شکل ۷. نتیجه شبیه سازی سیگنال خروجی DDS در حوزه بسامد و حوزه زمان.

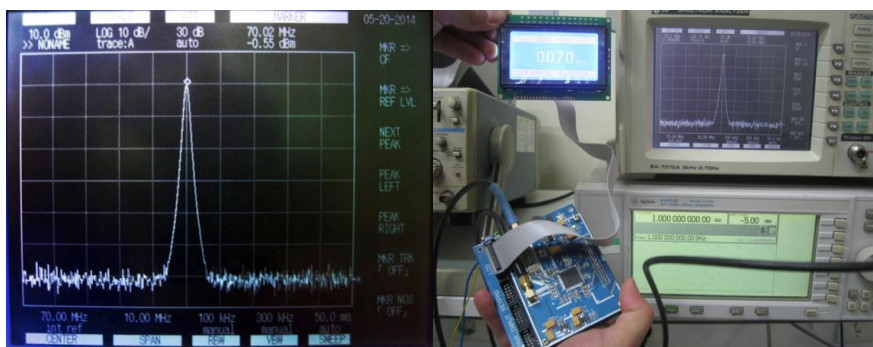
کلمه ۲۴ تا ۴۸ بیتی تقسیم کننده بسامد، به بسامد مورد نظر تبدیل شده و سیگنال خروجی با وضوح بسامدی فوق العاده بالا تولید می گردد. وضوح بسامدی این تراشه در بسامد کلاک ۴۰۰ MHz، ۰/۰۹۳Hz می باشد. روش محاسبه بسامد خروجی در معادله (۲) بیان شده است [۲]:

$$\begin{cases}
 f_o = \frac{(FTW \times f_p)}{2^{32}} & \text{if } 0 \leq FTW \leq 2^{31} \\
 f_o = f_p \times (1 - \frac{FTW}{2^{32}}) & \text{if } 2^{32} < FTW < (2^{32} - 1)
 \end{cases} \quad (2)$$

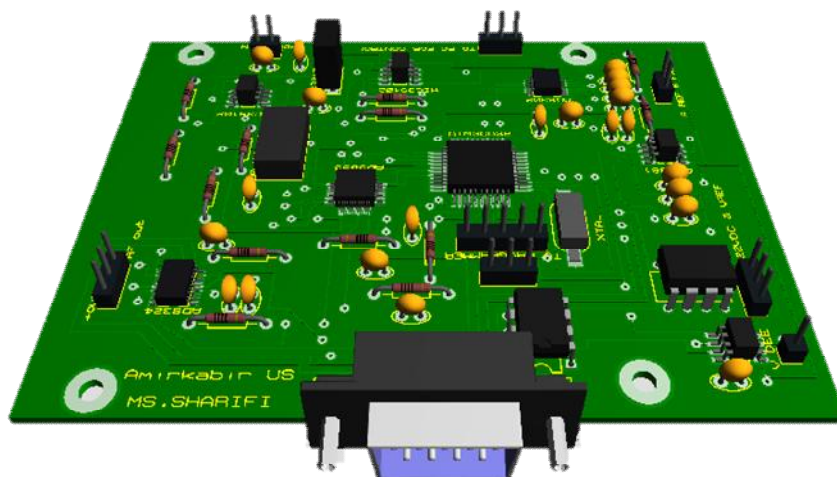
کنترل کننده (پردازنده): به دلیل تولید و تنظیم سیگنال به کمک سینتسایزر مستقیم دیجیتال و همچنین استفاده از آشکار ساز دامنه و فاز، وظیفه پردازش سیگنال از دوش پردازنده LLRF برداشته شد [۸ و ۱۰ تا ۱۰]، بنابراین نیاز به پردازنده با سرعت

۱. Low pass filter

۲. Noise



شکل ۸. آزمون حلقه‌ باز DDS و نمایش سیگنال خروجی آن در تحلیلگر طیف.



شکل ۹. صفحه‌ مدار چاپی نهایی LLRF

جدول ۱. نتایج نهایی برخی آزمون‌ها و طراحی‌های سیکلو ترون ۱۰ مگا الکترون ولت.

واحد	مقدار	پارامتر	ردیف
MHz	۷۰	بسامد کاری مجموعه RF	۱
kw	۱۵	توان نهایی سیگنال RF	۲
T	۱/۲۶ تا ۱/۸۳	میدان مغناطیسی بین مگنت‌های بالا و پایین	۳
kHz	$\pm 1/75$	حداکثر تغییر بسامد سیگنال در دمای -40 تا $+85$ درجه سانتی‌گراد	۴
Hz	± 350	حداکثر تغییر بسامد سیگنال در دمای $+25$ درجه سانتی‌گراد	۵
	$\pm 7 \times 10^{-4}$	نسبت پایداری ولتاژ کاواک	۶
	۱,۳۱۷۹	حداکثر VSWR	۷
درجه	$\pm 0,63$	حداکثر خطای فاز سیگنال خروجی	۸
kHz	۲۰۰	حداقل تغییر بسامد تشدید قابل آشکار سازی	۹
درجه سانتی‌گراد	-40 تا $+85$	محدوده دمایی قابل تحمل برای تمامی قطعات الکترونیکی	۱۰
درجه سانتی‌گراد	$+25$	دمای معمول و استاندارد	۱۱
dBc	-58	سطح هارمونیک دوم نسبت به هارمونیک اول	۱۲

جدول ۲. مقایسه پارامترهای نهایی آزمون شده این طراحی با برخی از LLRF های معروف دنیا.

واحد	ALBA	ALBA Booster	KOMAC	ESS-BILBAO	IMPCAS	CAMP	پارامتر
	FPGA	FPGA	Intel-۸۷۵۱	FPGA	FPGA	Intel-AVR	پردازنده
MHz	۴۹۹,۶۵۴	۳۵۲,۲	۳۵۰	۳۲۴	۱۶۲,۵	۷۱	بسامد کاری
Hz	نامشخص	نامشخص	±۳۵۰	نامشخص	±۲۰۰۰	±۳۵۰	حداکثر خطای بسامد در دمای ۲۵ درجه سانتی گراد
%	±۱ تا ±۰,۱	±۰,۵	±۱	±۱	±۳,۴	±۰,۰۷	حداکثر خطای دامنه سیگنال خروجی
درجه	±۱ تا ±۰,۱	±۰,۵	±۱,۴	±۱	±۰,۳	±۰,۶>	حداکثر خطای فاز سیگنال خروجی

۷. نتیجه گیری

مشخصات و قابلیت های پردازنده محدودیتی برای این طراحی نبوده و تنها محدودیت، نوفه می باشد ولی در پیاده سازی، نوفه پذیری به حداقل ممکن رسانده شده است. با توجه به انتخاب قطعات مناسب و آزمون حلقه باز نمونه اولیه و نتایج به دست آمده از این آزمون ها مشخصات استخراجی بخش های ساخته شده بسامد رادیویی و برخی مشخصات خروجی طراحی ها برای مجموعه بسامد رادیویی به شرح جدول ۱ می باشد.

با توجه به نتایج به دست آمده از تست ها و ارزیابی های انجام شده و مقایسه نتایج با مدارهای بسامد رادیویی مشابه، جدول ۲ نشان می دهد استفاده از یک میکروپردازنده AVR در کنار قطعات مناسب در مقایسه با نمونه های مشابه که از پردازنده FPGA استفاده شده است، نه تنها پایین تر نیست بلکه از بسیاری جهات بالاتر نیز می باشد.

علاوه بر فیلتر پایین گذر برای کاهش نوفه و هارمونیک های به جای مانده پس از پیش تقویت کننده از فیلتر میانگذر قابل برنامه ریزی استفاده می شود تا نوفه و هارمونیک را در خروجی LLRF به صفر نزدیک کنیم.

دمدولاتور RF به DC: برای مقایسه توان و دامنه سیگنال، نیازی به بسامد سیگنال نداریم و تنها دامنه برای مقایسه کافی است [۱۳]، بنابراین برای کاهش خطاهای ناخواسته ابتدا سطح سیگنال نمونه گیری شده را تضعیف نموده سپس با مبدل AD8361، سیگنال RF را به یک سطح ولتاژ DC تبدیل می کنیم [۱۴].

و در نهایت صفحه مدار چاپی نهایی LLRF سیکلوترون ۱۰ مگا الکترون ولت، به شرح شکل ۹ می باشد.

مراجع

1. N R Usher Digital Low-Level Radio Frequency Control and Microphonics Mitigation of Superconducting Cavities
2. Analog Devices, Inc., "AD9859 Datasheet", (2009); <http://www.analog.com>.
3. F Consoli and A Spartà, "A Compact Solution for DDS-Generator, Turn-On and Protections in Radio Frequency Accelerator Systems Caruso", INFN-LNS, Catania, Italy.
4. W Xiulong, Z Zhenlu, et al., *Nuclear Instruments and Methods in Physics Research B* **261** (2007) 70.
5. H Hassanzadegan "Design, Analysis and Implementation of a Versatile Low Level Radio Frequency System for Accelerating Cavities".
6. Analog Devices, Inc., "AD8302 Datasheet" (2009); <http://www.analog.com>.
7. Jiang Huang, Tongning Hu, Dong Li, Kaifeng LiuHuazhong "Low Level RF Control System for Cyclotron 10MeV", University of Science and Technology, Wuhan, Hubei 430074, China.
8. T SchilcherPaul "RF Applications in Digital Signal Processing" Scherrer Institut, Villigen, Switzerland
9. Adam Molzahn "Digital Phase Detection In a Variable Frequency RF System".
10. K Fong "New Technologies in the Design of RF Controls for Accelerators", TRIUMF, Vancouver, Canada.
11. Proceedings of Cyclotrons, Lanzhou, China (2010).
12. Analog Devices, Inc., "AD8367 Datasheet" (2001); <http://www.analog.com>.
13. Li, T Hu, J Huang, K Liu, J Yang, B Qin, L YangHuazhong, Development of 12KW RF Power Supply for Cychu-10Cyclotrand. University of Science and Technology, Wuhan, 430074, China.
14. Analog Devices, Inc., "AD8361 Datasheet" (2009); <http://www.analog.com>.