

## بررسی مشخصه‌های الکتریکی و تحلیل حساسیت در نانو ترانزیستور دو گیتی با سورس و درین فلزی و ماده کانال InAs به روش تابع گرین غیر تعادلی

زهرا آهانگری\*

گروه الکترونیک، واحد یادگار امام خمینی(ره) شهری، دانشگاه آزاد اسلامی، تهران

پست الکترونیکی: z.ahangari@iausr.ac.ir

(دریافت مقاله: ۱۴۰۰/۰۷/۱۹؛ دریافت نسخه نهایی: ۱۴۰۱/۰۹/۰۵)

### چکیده

در این مقاله، مشخصه‌های الکتریکی ترانزیستور دو دروازه‌ای با منبع و درین فلزی و ماده کانال InAs در ابعاد نانو به روش تابع گرین غیر تعادلی مورد مطالعه و بررسی قرار گرفته است. از آنجا که کاهش ضخامت کانال موجب تغییر سطح انرژی زیر نوارها و در نتیجه افزایش شکاف انرژی می‌شود، هامیلتونی دو بعدی افزاره محاسبه و به کمک آن ساختار نواری افزاره با دقت یک لایه اتمی به روش تنگ بست با پایه  $sp^3d^5s^*$  به دست آمده است. سپس به ازای ضخامت‌های مختلف، کانال جرم مؤثر حامل‌ها از ساختار نواری مربوطه در سه جهت محاسبه شده است. براساس نتایج به دست آمده، با کاهش ضخامت کانال جرم مؤثر نسبت به حالت توده‌ای افزایش می‌یابد. در ادامه، جریان افزاره به کمک تابع گرین غیر تعادلی محاسبه شده است. همچنین به کمک تحلیل آماری، حساسیت پارامترهای مهم الکتریکی نسبت به متغیرهای مهم ساختاری و فیزیکی به دست آمده است. با کاهش ضخامت کانال و افزایش ارتفاع مؤثر سد شاتکی در ولتاژ درین کوچک و دمای پایین، یک سد پتانسیل در داخل کانال و در امتداد مسیر حرکت حامل‌ها از سورس به درین برقرار می‌شود، که این امر موجب تونل‌زنی تشدید و ایجاد ناحیه مقاومت منفی در مشخصه الکتریکی افزاره می‌شود. اثر متغیرهای مهم بر تونل‌زنی تشدید در این افزاره به طور کامل مورد بررسی قرار گرفته است.

**واژه‌های کلیدی:** ترانزیستور با سورس و درین فلزی، اتصال شاتکی، روش تنگ بست، تونل‌زنی تشدید، تابع گرین غیر تعادلی

### ۱. مقدمه

دروازه‌ای و چنددروازه‌ای مطرح شد که در آنها امکان کاهش ضخامت افزاره به منظور افزایش کنترل دروازه بر کلنال وجود دارد [۴-۶]. از طرفی کاهش ضخامت افزاره موجب افزایش مقاومت پارازیتی سورس و درین می‌شود. برای کاهش مقاومت پارازیتی سورس و درین، لازم است آرایش سورس و درین افزایش یابد [۷-۸]. از طرفی برای بهبود پاسخ فرکانسی افزاره و افزایش سرعت کلیدزنی افزاره، تکنولوژی به سمت به‌کارگیری مواد گروه III-V روی آورده است. اما این مواد حلالیت پایینی

هدف از کاهش ابعاد ترانزیستور اثر میدان متداول، افزایش سرعت افزاره و افزایش ظرفیت ذخیره سازی بر روی تراشه است. در کنار مزایای مهم کوچک‌سازی افزاره در ابعاد نانو، می‌توان به مشکلات آثار کلنال کوتاه اشاره کرد که موجب افزایش جریان نشستی و در نتیجه افزایش توان مصرفی افزاره می‌شوند [۱-۳]. برای کاهش مشکلات ناشی از آثار کانال کوتاه و افزایش کنترل دروازه بر کانال، ایده به‌کارگیری ساختارهای دو

کانال محدود شده است با دقت یک لایه اتمی به ازای ضخامت‌های مختلف کانال محاسبه می‌کنیم. برای انجام این کار از هامیلتونی دو بعدی استفاده شده است. سپس از ساختار نواری استخراج شده، جرم مؤثر وابسته به ضخامت کانال استخراج می‌شود. به کمک جرم مؤثر محاسبه شده در سه جهت  $z, y, x$  جریان افزاره به کمک روش تابع گرین غیر تعادلی [۲۲] و محاسبه می‌شود. در ادامه، اثر پارامترهای مهم ساختاری و فیزیکی بر عملکرد افزاره مورد بررسی قرار خواهد گرفت و به کمک روش‌های آماری، حساسیت مشخصه‌های الکتریکی افزاره نسبت به تغییر متغیرهای طراحی تبیین خواهد شد. در ادامه، نکته حائز اهمیت آن است که با کاهش ضخامت کانال، ارتفاع مؤثر سد شاتکی افزایش می‌یابد. در این حالت در ولتاژ درین پایین و در دمای پایین، یک چاه پتانسیل در راستای حرکت حامل‌ها از سورس به درین ایجاد می‌شود. در این حالت ترازهای گسسته‌ای در کانال ایجاد می‌شوند و به جای تونل‌زنی مستقیم، تونل‌زنی تشدید از سورس به کانال رخ می‌دهد. در این حالت، ناحیه مقاومت منفی در مشخصه الکتریکی افزاره دیده می‌شود. اثر تونل‌زنی تشدید و عملکرد متغیرهای مهم ساختاری بر این پدیده به طور کامل مورد بررسی قرار خواهد گرفت.

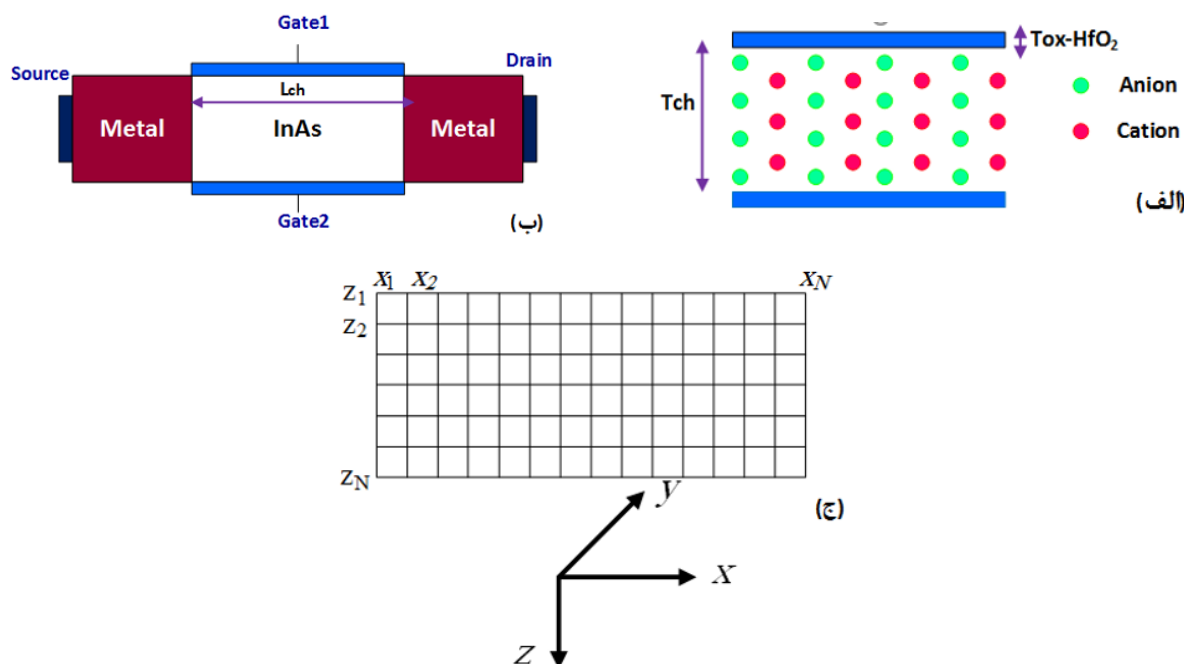
در بخش دوم، ساختار افزاره مورد بررسی در این مقاله معرفی می‌شود. در بخش سوم، ساختار نواری افزاره به ازای ضخامت‌های مختلف کانال به روش تنگ بست محاسبه شده و جرم مؤثر در هر سه جهت محاسبه می‌شود. در ادامه، در بخش چهارم، جریان افزاره به کمک روش تابع گرین غیر تعادلی و جرم مؤثر محاسبه شده از ساختار نواری دو بعدی، تعیین می‌شود. حساسیت مشخصه‌های مهم الکتریکی نسبت به متغیرهای مهم طراحی محاسبه می‌شود. در بخش ۵ اثر تونل‌زنی تشدید بر عملکرد افزاره مورد بررسی قرار خواهد گرفت و در پایان و در بخش ۶، نتیجه‌گیری مقاله ارائه می‌شود.

برای ناخالصی‌ها خصوصاً در تراکم بالا دارند و لذا امکان ایجاد نواحی با ضخامت کم و آلایش بالا با محدودیت روبرو است [۹-۱۱]. به همین دلیل، ایده به کارگیری ترانزیستور با سورس و درین فلزی به عنوان یک افزاره جایگزین در ابعاد نانو مطرح شد. به دلیل ایجاد سد شاتکی در فصل مشترک سورس و درین با کانال، سازوکار جریان این افزاره وابسته به دیود شاتکی است [۱۲-۱۴]: جریان انتشار ترمیونی، که در آن حامل‌هایی که انرژی آنها بیشتر از سد شاتکی است از روی سد عبور می‌کنند و تونل‌زنی مستقیم، که در آن حامل‌ها از سورس به کانال تونل می‌زنند. در این افزاره، ولتاژ دروازه عرض ناحیه تخلیه شده را کنترل می‌کند.

در حال حاضر، مطالعات مختلفی در زمینه ترانزیستورهای شاتکی بر مبنای کانال سیلیسیوم، ژرمانیوم و مواد III-V صورت گرفته است [۱۵-۱۸]. ایندیوم آرسناید (InAs) ماده‌ای است که جرم مؤثری کوچکی دارد که این امر ضمن افزایش احتمال تونل‌زنی، موجب افزایش سرعت افزاره نیز می‌شود. در [۱۹]، ارتفاع سد شاتکی اندازه‌گیری شده در حالت توده‌ای برای این ماده به ازای فلزات مختلف بین ۳۵-۵۵ MeV معرفی شده است و وابستگی کم و در عین حال غیرقابل چشم‌پوشی نسبت به تغییرات فلز دارد. این ارتفاع سد موجب افزایش چگالی جریان می‌شود. اما اثر کاهش ضخامت ماده بر ارتفاع مؤثر سد شاتکی و عملکرد ترانزیستور شاتکی InAs دو دروازه‌ای در حالت کوانتومی مورد بررسی قرار نگرفته است. با کاهش ضخامت کانال در ابعاد نانو و افزایش اثرات کوانتومی، سطح انرژی زیرنوارها افزایش یافته که این امر موجب افزایش ارتفاع سد شاتکی مؤثر نسبت به مقدار آن در حالت توده‌ای می‌شود. همچنین با کاهش ضخامت کانال، جرم مؤثر حامل‌ها و چگالی حالت‌های مجاز تغییر می‌کند که می‌تواند عملکرد افزاره را در ابعاد نانو تحت تأثیر قرار دهد.

در این مقاله، در ابتدا به روش تنگ بست [۲۰ و ۲۱] با پایه  $sp^3d^5s^*$  ساختار نواری InAs را که در جهت ضخامت





شکل ۱. (الف) کانال افزاره با سورس و درین فلزی که از لایه‌های متوالی آنیون و کاتیون تشکیل شده است، (ب) ساختار ترانزیستور با سورس و درین فلزی و (ج) مش بندی انجام شده در کانال افزاره برای حل معادلات خودسازگار پواسون-شرودینگر.

فضای مد، حجم محاسبات به دو معادله شرودینگر مجزا کاهش می‌یابد. با توجه به این که بیشترین تراپرد در دره  $\Gamma$  انجام شده است، محاسبات در این دره در نظر گرفته شده است.

### ۳. محاسبه ساختار نواری در چاه کوانتومی دو بعدی

#### InAs به روش تنگ بست

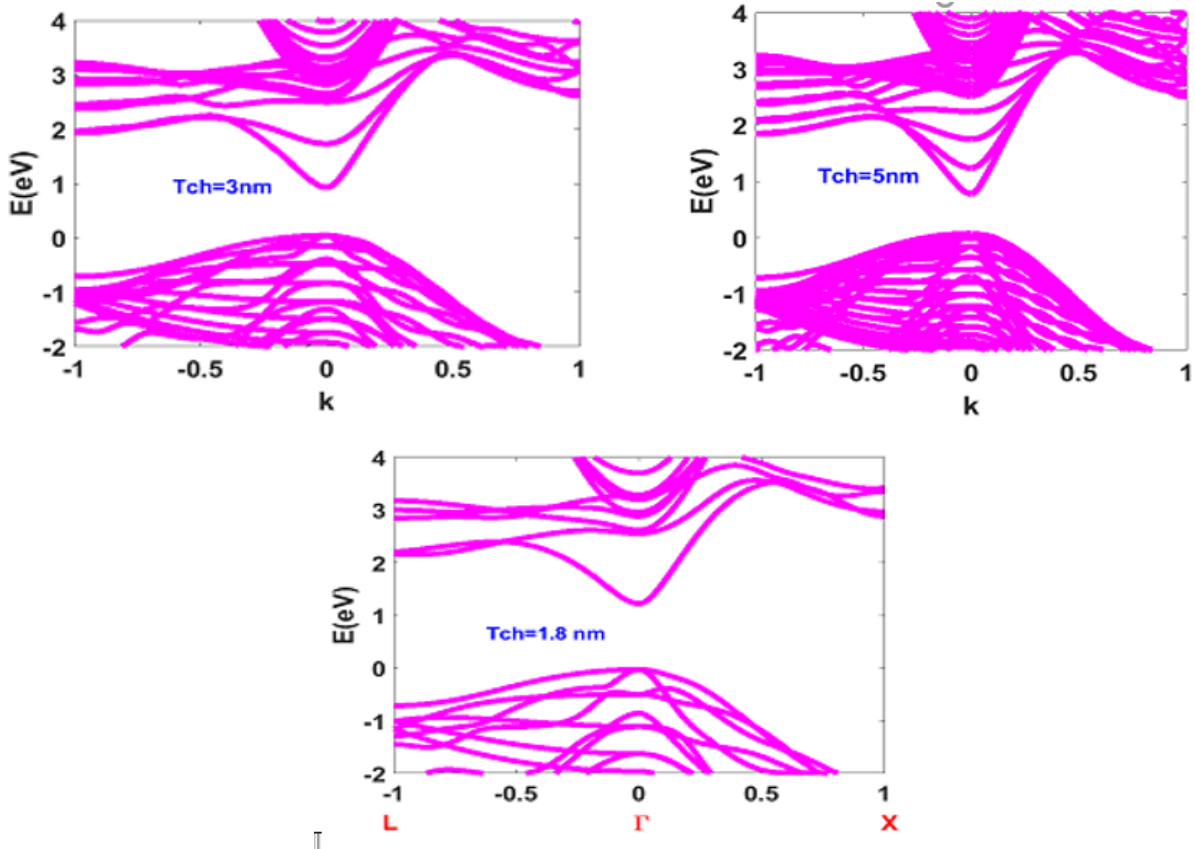
برای محاسبه ساختار نواری افزاره از روش تنگ بست با پایه  $sp^3d^5s^*$  استفاده شده است. لازم به ذکر است به دلیل بررسی دقیق اثرات کوانتومی، پنج اوربیتال  $d$  در محاسبات لحاظ شده است. پارامترهای مربوط به تقریب تنگ بست از مرجع [۲۴] به دست آمده است.

ابتدا با استفاده از روش همبستگی سخت، هامیلتونی دوبعدی افزاره که تابعی از  $k_x$  و  $k_y$  است، محاسبه شده و به ازای هر  $k_x$  و  $k_y$  در ناحیه بریلوین مقادیر ویژه انرژی محاسبه می‌شوند. با رسم مقادیر ویژه انرژی به ازای  $k_x$  و  $k_y$  مربوطه، ساختار نواری افزاره دو دروازه‌ای که در جهت  $z$  محدود شده است، محاسبه می‌شود. برای محاسبه هامیلتونی دو بعدی، از

### ۲. معرفی ترانزیستور دو دروازه‌ای با سورس و

#### درین فلزی و کانال InAs

شکل ۱. الف ساختار ترانزیستور دو دروازه‌ای با سورس و درین فلزی را نشان می‌دهد. ماده کانال از جنس InAs است و عایق دروازه نیز  $HfO_2$  با ضخامت  $1\text{ nm}$  در نظر گرفته شده است. طول اولیه کانال  $10\text{ nm}$  و ارتفاع سد شاتکی اولیه  $35\text{ MeV}$  است. در بررسی کوانتومی افزاره، کانال افزاره در راستای ضخامت کانال از لایه‌های متوالی آنیون و کاتیون تشکیل شده است، شکل ۱. ب جهت قرارگیری اتم‌ها در راستای ضخامت کانال در جهت  $(100)$  است. شکل ۱. ج نیز مش بندی انجام شده در افزاره را برای حل خودسازگار معادلات شرودینگر-پواسون نشان می‌دهد. برای حل معادلات نیز از روش فضای مد استفاده شده است و تمامی زیر نوارها نیز در محاسبات مربوط به جریان افزاره در نظر گرفته شده‌اند. بر این اساس و با توجه به مش بندی انجام شده، معادله شرودینگر دو بعدی تبدیل به دو معادله شرودینگر یک بعدی، یکی در راستای ضخامت کانال و دیگری در راستای حرکت حامل‌ها می‌شود. با استفاده از روش



شکل ۲. ساختار نواری دو بعدی افزاره با سورس و درین فلزی به ازای ضخامت های مختلف کانال.

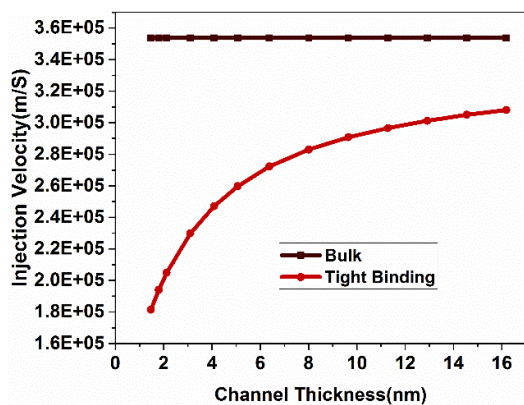
$H_{2D}$  یک ماتریس سه قطری با ابعاد  $10N_z \times 10N_z$  است که در آن  $N_z$  برابر تعداد لایه های اتمی در امتداد ضخامت کانال است. در روی قطر اصلی، زیر ماتریس مربوط به برهم کنش هر یک از اتم ها با اوربیتال های داخلی قرار دارد. ابعاد این زیر ماتریس ها  $10 \times 10$  است. در روی قطرهای فرعی نیز برهم کنش هر یک از اتم ها با اتم های نزدیک ترین همسایه در امتداد  $+z$  و  $-z$  قرار دارند. با توجه به این که از  $10$  اوربیتال پایه در روش همبستگی سخت استفاده شده است، ابعاد این زیر ماتریس ها نیز  $10 \times 10$  است.  $H_{aa}$  و  $H_{cc}$  به ترتیب برابر برهم کنش اوربیتال های اتم های آنیون و کاتیون با یکدیگر هستند. ابعاد این ماتریس ها  $10 \times 10$  است.  $H_{acdown}$  برابر برهم کنش اتم های آنیون با اتم های نزدیک ترین همسایه کاتیون در راستای  $-z$  است.  $H_{acup}$  نیز برهم کنش بین اتم های آنیون و نزدیک ترین همسایه کاتیون ها که در امتداد  $+z$  قرار دارند را نشان می دهد.

شکل ۲ ساختار نواری دوبعدی InAs را به ازای سه

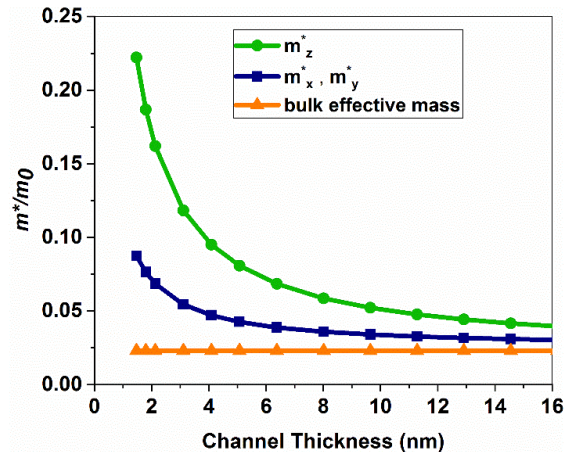
شرایط مرزی باز در راستای  $x$  و  $y$  استفاده شده است. ویژگی این روش آن است که اثر تغییر ضخامت افزاره را حتی به اندازه یک لایه اتمی لحاظ می کند و می توان جرم مؤثر حامل ها را در ضخامت های مختلف محاسبه کرد. همچنین با روش همبستگی سخت، اثر کاهش ضخامت کانال بر افزایش انرژی زیرنوارها نیز لحاظ می شود. این در حالی است که در روش استفاده از جرم مؤثر ساختار توده ای، اثر افزایش انرژی زیر نوارها در نظر گرفته نشده و به ازای ضخامت های مختلف کانال خصوصاً در ابعاد کوانتومی، جرم مؤثر یکسان برای حامل ها در نظر گرفته می شود. هامیلتونی دو بعدی افزاره،  $H_{2D}$ ، از رابطه (۱) محاسبه می شود:

$$H_{2D}(k_x, k_y) = \begin{bmatrix} H_{aa} & H_{acdown} & & & & \\ H_{acdown}^\dagger & H_{cc} & H_{acup}^\dagger & & & \\ & H_{acup} & H_{aa} & H_{acdown} & & \\ & & \ddots & \ddots & \ddots & \ddots \\ & & & & & \ddots \end{bmatrix}, \quad (1)$$

همان طور که اشاره شد،  $H_{2D}$  تابعی از  $k_x$  و  $k_y$  است.



شکل ۴. سرعت تزریق حامل به ازای ضخامت‌های مختلف کانال که به کمک جرم مؤثر به دست آمده، از ساختار نواری دو بعدی محاسبه شده است. سرعت تزریق حامل که به ازای جرم مؤثر حالت توده‌ای محاسبه شده است، نیز برای مقایسه ارائه شده است.



شکل ۳. جرم مؤثر الکترون در سه جهت در دره  $\Gamma$  به ازای ضخامت مختلف کانال. جرم مؤثر افزاره در حالت توده‌ای نیز برای مقایسه ارائه شده است.

جهت‌ها در دره  $\Gamma$ ، جرم مؤثر از رابطه (۳) محاسبه می‌شود:

$$m^* = \hbar^2 [(d^2 E)/(dk^2)]^{-1}, \quad (3)$$

جهت بررسی اثر کاهش ضخامت کانال بر جرم مؤثر در هر سه راستا، جرم مؤثر حالت توده‌ای نیز برای مقایسه ارائه شده است. با کاهش ضخامت کانال، جرم مؤثر حامل‌ها نسبت به حالت توده‌ای افزایش می‌یابد. این تفاوت برای  $m_z^*$  خصوصاً در ضخامت‌های کوچک‌تر آشکارتر است. جرم مؤثر اثر مهمی بر سرعت حرکت حامل‌ها، چگالی حالت‌های مجاز و جریان درین دارد. از این رو استفاده از جرم مؤثر ساختار توده‌ای برای بررسی مشخصه‌های الکتریکی افزاره خصوصاً در ابعاد نانو مناسب نیست و می‌بایست از روش‌های دقیق‌تری نظیر همبستگی سخت برای رسم ساختار نواری افزاره و محاسبه جرم مؤثر استفاده کرد. جرم مؤثر در راستای انتقال جریان نقش مهمی در احتمال تونل زنی از سد شاتکی و سرعت تزریق حامل‌ها ( $v_{inj}$ ) دارد. سرعت تزریق حامل‌ها براساس رابطه (۴) به دست می‌آید:

$$v_{inj} = \sqrt{((2k_B T)/(\pi m_x^*))}, \quad (4)$$

که در آن  $k_B$  ثابت بولتزمن، و  $T$  دما است. شکل ۴ سرعت تزریق حامل‌ها را براساس ضخامت کانال در دره‌های  $\Gamma$  نشان می‌دهد. سرعت تزریق حامل‌ها در حالت توده‌ای نیز برای مقایسه ارائه شده است. همان‌گونه که مشاهده می‌شود، با

ضخامت مختلف کانال ۵ nm، ۳ nm و ۱/۸ nm نشان می‌دهد. همان‌گونه که مشاهده می‌شود، نیمه هادی مستقیم بوده و کمترین انرژی در دره  $\Gamma$  قرار دارد. شکاف انرژی در حالت توده‌ای برابر ۰/۵۶ eV است که این عدد برابر ۰/۷۷۸۱ eV، ۰/۹۲۸ eV و ۱/۲۲۴ eV به ترتیب برای ضخامت‌های کانال ۵ nm، ۳ nm و ۱/۸ nm است. همان‌گونه که مشاهده می‌شود، با کاهش ضخامت InAs، شکاف انرژی نسبت به ساختار توده‌ای تفاوت قابل ملاحظه‌ای دارد.

شکل ۳ جرم مؤثر حامل‌ها را در ترانزیستور شاتکی با کانال InAs براساس تابعی از ضخامت کانال نشان می‌دهد. جرم مؤثر الکترون‌ها در راستای ضخامت کانال ( $m_z^*$ )، در راستای طول کانال ( $m_x^*$ ) و عرض کانال ( $m_y^*$ ) از ساختار نواری دو بعدی محاسبه شده است. همان‌طور که در شکل ۲ مشاهده می‌شود، کمینه نوار هدایت برای InAs در نقطه  $\Gamma$  قرار دارد. رابطه E-k در این ماده در نقطه  $\Gamma$  کاملاً همسانگرد است و به تشکیل سطوح هم انرژی کروی منجر می‌شود. رابطه E-k در نقطه  $\Gamma$  برای این مواد طبق رابطه (۲) محاسبه می‌شود:

$$E = E_c + \hbar^2 / 2((k_x)^2 / (m_x^*) + (k_y)^2 / (m_y^*) + (k_z)^2 / (m_z^*)), \quad (2)$$

با توجه به تقارن کروی و برابر بودن جرم مؤثر در همه

در مرحله دوم به عنوان پتانسیل به  $H_x$  اضافه می‌شود. برخلاف معادله شرودینگر در راستای ضخامت کلنال که حامل‌ها محدودیت حرکت دارند و از شرایط مرزی بسته برای حل معادله شرودینگر استفاده شد، برای حل  $H_x$  و اعمال اثر اتصالات سورس/درین از روش تابع گرین غیر تعادلی استفاده شده است.

$$[-(\hbar^2)/(2m_x^*)\nabla^2 + E_z(x)]\varphi(x,z) = E_L(x)\varphi(x,z), \quad (V)$$

$E_L(x)$  مقدار ویژه انرژی و  $\varphi(x,z)$  تابع ویژه در راستای حرکت حامل‌ها است.

تابع گرین غیر تعادلی از رابطه زیر محاسبه می‌شود:

$$G = [E_L(x)I - H_x - \Sigma_S - \Sigma_D]^{-1}, \quad (A)$$

در این رابطه  $\Sigma_S$  و  $\Sigma_D$  ماتریس‌های خود انرژی به ترتیب برای اتصالات سورس و درین هستند. ماتریس‌های خود انرژی برهم‌کنش بین اتصالات سورس/درین و ترازهای مجاز داخل کلنال را در بر می‌گیرند. ماتریس‌های خود انرژی به صورت  $\Sigma_{S,D} = -(\hbar^2)/(2m_x^*a^2)\exp(ik_x a)$  آن  $a$  فاصله بین مش‌های ایجاد شده در راستای  $x$  است که در این تحقیق برابر  $2 \text{ \AA}$  در نظر گرفته شده است.

در این مرحله، چگالی بار بر اساس تابع طیفی محاسبه می‌شود. با محاسبه بار کل افزاره، معادله پواسون برای دستیابی به یک پتانسیل جدید حل می‌شود. به کمک پتانسیل جدید مجدداً معادله شرودینگر در راستای ضخامت کانال و معادله انتقال تابع گرین غیر تعادلی محاسبه می‌شود. در واقع یک حلقه خود سازگار بین معادله شرودینگر و پواسون ایجاد می‌شود. این حلقه تا زمانی که همگرایی حاصل شود ادامه می‌یابد. منظور از همگرایی آن است که حداکثر تغییر در پتانسیل محاسبه شده جدید با پتانسیل قبلی کمتر از مقدار خطای تعیین شده باشد. مقدار خطای تعیین شده در این تحقیق برابر  $10^{-5}$  در نظر گرفته شده است.

با محاسبه احتمال عبور حامل‌ها  $T(E_L)$ ، جریان الکتریکی افزاره محاسبه می‌شود. برای محاسبه جریان کل افزاره لازم است جریان همه مدهای شرکت کننده در جریان در نظر گرفته شود. بخش موهومی تابع گرین برابر  $\Gamma_{S,D} = i(\Sigma_{S,D} - \Sigma_{S,D}^\dagger)$  است.

کاهش ضخامت کانال، سرعت تزریق حامل‌ها کاهش می‌یابد. استفاده از جرم مؤثر ساختار توده‌ای نمی‌تواند کاهش سرعت تزریق حامل‌ها را در ابعاد نانو پیش‌بینی کند.

#### ۴. بررسی انتقال کوانتومی در ترانزیستور با سورس

##### و درین فلزی و کانال InAs

برای محاسبه جریان درین، از روش فضای مد استفاده می‌کنیم. در ابتدا به کمک جرم مؤثر وابسته به ضخامت که از ساختار نواری و در دره  $\Gamma$  به دست آمده است، معادله شرودینگر دو بعدی را تشکیل می‌دهیم:

$$[-\hbar^2/(2m_z^*)\nabla^2 - (\hbar^2)/(2m_z^*)\nabla^2 + U(x,z)]\psi(x,z) = E\psi(x,z), \quad (5)$$

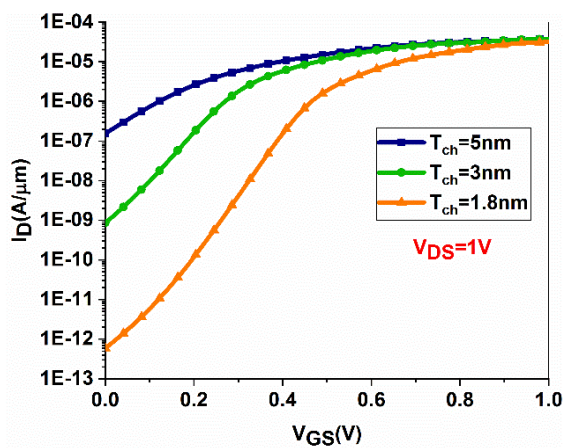
$U(x,z)$  برابر پتانسیل دو بعدی افزاره و  $\psi(x,z)$  تابع موج الکترون است. برای شروع حل معادله شرودینگر، معادله لاپلاس دو بعدی در کانال تحلیل شده و به عنوان حدس اولیه پتانسیل وارد حلقه حل معادلات خود سازگار پواسون-شرودینگر می‌شود. ارتفاع سد شاتکی سورس و درین نیز به عنوان شرایط مرزی برای حل معادلات لاپلاس و پواسون در نظر گرفته می‌شود.

برای حل این معادله در روش فضای مد، معادله دو بعدی را به دو معادله یک بعدی در راستای  $x$  و  $y$  تبدیل می‌کنیم. در ابتدا طبق مش‌بندی انجام شده در شکل ۱، ج، لازم است معادله شرودینگر در راستای ضخامت کانال  $z$  و در هر نقطه  $x_i$  تحلیل شود. به دلیل وجود عایق‌های دروازه در بالا و پایین افزاره، یک چاه کوانتومی در راستای ضخامت کانال تشکیل می‌شود. در این حالت حامل‌ها محدودیت حرکت داشته و زیر نوارهایی در راستای  $z$  تشکیل می‌شود.

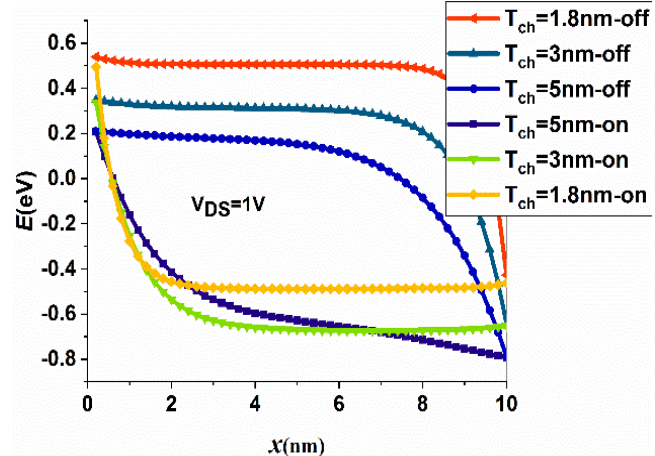
$$[-(\hbar^2)/(2m_z^*)\nabla^2 + U(x_i; z)]\psi(x,z) = E_z(x_i)\psi(x_i; z), \quad (6)$$

$U(x_i; z)$  پتانسیل یک بعدی در امتداد ضخامت کانال و  $E_z(x_i)$  مقدار ویژه انرژی در نقطه  $x_i$  است که باید از ماتریس دو بعدی پتانسیل محاسبه شود.

مرحله سوم: معادله شرودینگر  $H_x$  در راستای انتقال جریان تشکیل می‌شود. در این مرحله، انرژی زیر نوارهای محاسبه شده



شکل ۶. مشخصه انتقالی ترانزیستور با سورس و درین فلزی به ازای ضخامت‌های مختلف کانال و به ازای ولتاژ درین برابر ۱V.



شکل ۵. الگوی نوار انرژی اولین زیر نوار باند هدایت به ازای ضخامت مختلف کانال در حالت روشن و خاموش.

جدول ۱. مشخصه‌های الکتریکی افزاره به ازای تغییر ضخامت کانال.

ضخامت کانال	$I_{on}$ (A/ $\mu$ m)	$I_{off}$ (A/ $\mu$ m)	$I_{on}/I_{off}$	$V_{th}$ (V)
5nm	$3/74 \times 10^{-5}$	$1/5 \times 10^{-7}$	$2/4 \times 10^2$	-0/02
3nm	$3/69 \times 10^{-5}$	$8/6 \times 10^{-10}$	$4/3 \times 10^4$	0/18
1/8nm	$3/21 \times 10^{-5}$	$5/95 \times 10^{-13}$	$5/4 \times 10^7$	0/38

تخلیه شده کاهش یافته و حامل‌ها به صورت مستقیم از سورس به کانال تونل می‌زنند.

منحنی مشخصه افزاره به ازای تغییر ضخامت کانال در شکل ۶ نشان داده شده است. مشخصه‌های الکتریکی افزاره نیز در جدول ۱ ارائه شده است. با کاهش ضخامت کانال، کنترل دروازه بر کانال افزایش یافته و جریان حالت خاموش،  $I_{off}$ ، کاهش می‌یابد. لازم به ذکر است منظور از جریان حالت خاموش، جریان درین به ازای ولتاژ دروازه برابر صفر ولت است. همچنین، منظور از جریان حالت روشن،  $I_{on}$ ، بیشینه جریان درین به ازای ولتاژ دروازه برابر ۱V است. نکته قابل توجه آن است که به دلیل اثرات کوانتومی، با کاهش ضخامت کلنال، سطح انرژی زیر نوارها افزایش یافته که این امر موجب افزایش ارتفاع سد شاتکی مؤثر شده و ولتاژ آستانه،  $V_{th}$ ، افزایش می‌یابد. به دلیل کاهش جریان حالت خاموش، افزاره با ضخامت کانال 1.8 nm بالاترین نسبت جریان روشن به خاموش را دارد. ولتاژ آستانه افزاره میزان ولتاژ دروازه‌ای است که جریان درین به

$I_D$  و  $I_S$  به ترتیب پهن‌شدگی نوارهای انرژی به دلیل برهم‌کنش کانال با اتصالات سورس و درین است.

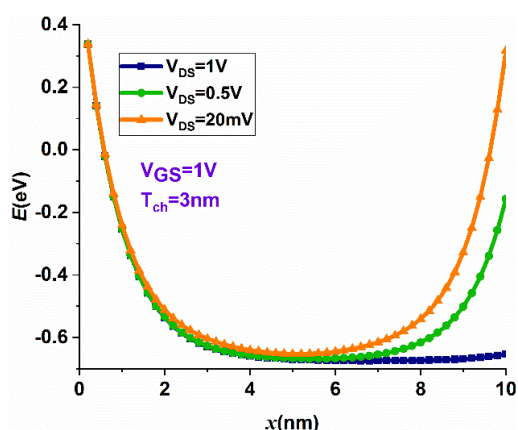
$$T(E_L) = \text{trace}(\Gamma_S G \Gamma_D G^\dagger), \dots \dots \dots (9).$$

$$I = \frac{2q}{h} \sum_V \sum_i \int dE_L T_i(E_L) [\mathcal{F}_{\frac{-1}{2}}(E_{FS} - E_L) + \mathcal{F}_{\frac{-1}{2}}(E_{FD} - E_L)] \quad (10).$$

در این رابطه  $\mathcal{F}_{\frac{-1}{2}}$  تابع فرمی از درجه  $-1/2$  است.  $E_{FS}$  و  $E_{FD}$  نیز به ترتیب تراز فرمی سورس و درین هستند.

شکل ۵ الگوی اولین زیر نوار باند هدایت را در ترانزیستور شاتکی به ازای ضخامت‌های مختلف کانال در حالت خاموش و روشن نشان می‌دهد. در حالت خاموش ولتاژ دروازه،  $V_{GS}$ ، صفر ولت و ولتاژ درین،  $V_{DS}$ ، 1V است. در حالت روشن، ولتاژ دروازه به 1V افزایش می‌یابد. ارتفاع سد شاتکی اولیه 35 MeV در نظر گرفته شده است. همان‌طور که مشاهده می‌شود، ارتفاع سد شاتکی مؤثر نسبت به حالت توده‌ای افزایش یافته است. در حالت خاموش عرض ناحیه تخلیه شده زیاد است و تونل‌زنی داریم. با افزایش ولتاژ دروازه، عرض ناحیه





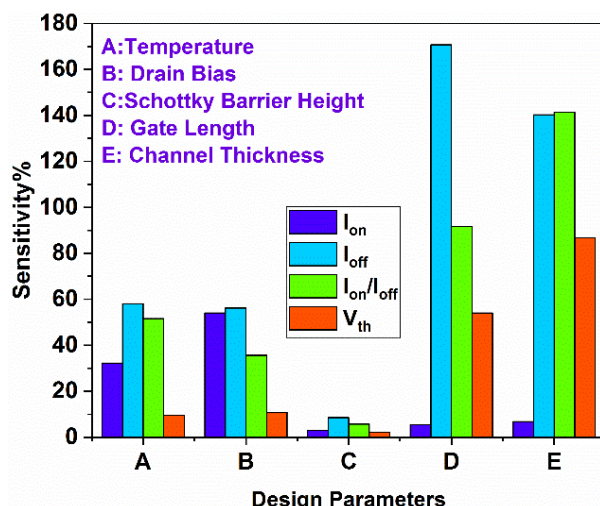
شکل ۸. الگوی نوار انرژی اولین زیر نوار باند هدایت به ازای ضخامت‌های مختلف کانال در حالت روشن و به ازای تغییر ولتاژ درین.

آن است که به دلیل جرم مؤثر کوچک افزاره، تغییرات ارتفاع سد شاتکی تأثیر زیادی بر مشخصه الکتریکی افزاره ندارد.

### ۵. تونل‌زنی تشدید در ترانزیستور با سورس و درین فلزی

شکل ۸ انرژی اولین زیر نوار باند هدایت را در دره  $\Gamma$  به ازای ولتاژ درین ۲۰ mV و ۵۰۰ mV و ۱ V و نیز به ازای ولتاژ دروازه ۱ V در ضخامت کانال برابر ۳ nm نشان می‌دهد. همان گونه که مشاهده می‌شود، به ازای ولتاژ درین پایین، یک چاه کوانتومی در مسیر حرکت حامل‌ها از سورس به درین ایجاد می‌شود. به دلیل وجود چاه پتانسیل در کانال، ترازهای گسسته در مسیر حرکت حامل‌ها ایجاد شده و به جای تونل‌زنی مستقیم، تونل‌زنی تشدید در افزاره رخ می‌دهد. نکته مهم آن است که با افزایش ولتاژ درین، از میزان انحنا چاه پتانسیل کاسته شده و تونل‌زنی مستقیم از سورس به ترازهای انرژی پیوسته در کانال صورت می‌گیرد.

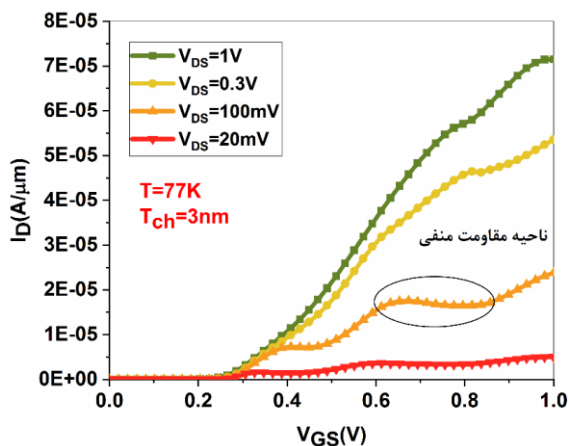
شکل ۹ احتمال عبور از سد شاتکی،  $T(E)$ ، را برحسب انرژی به ازای دو ولتاژ درین ۱ V و ۲۰ mV در دمای ۷۷ K و ضخامت کانال ۳ nm نشان می‌دهد. همان گونه که مشاهده



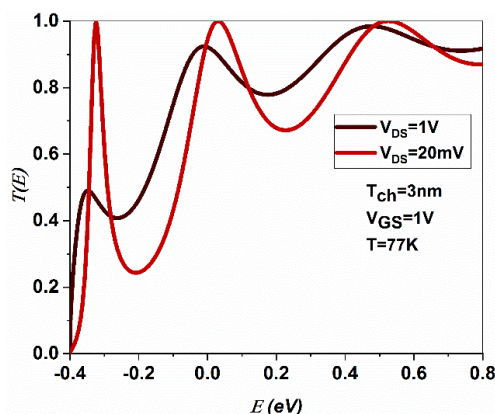
شکل ۷. حساسیت پارامترهای مهم الکتریکی افزاره با سورس و درین فلزی به ازای متغیرهای ساختاری و فیزیکی مختلف. A: دما، B: ولتاژ درین، C: ارتفاع سد شاتکی، D: طول کانال و E: ضخامت کانال.

می‌رسد و افزاره در آستانه روشن شدن قرار دارد.

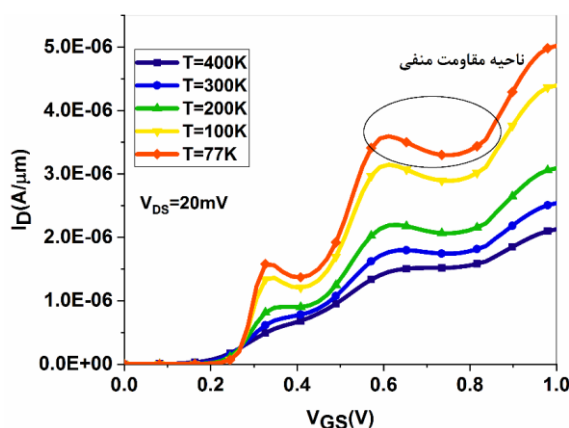
شکل ۷ کردار حساسیت پارامترهای مهم الکتریکی افزاره را برحسب متغیرهای مهم ساختاری و فیزیکی افزاره نشان می‌دهد. در ابتدا همه متغیرهای افزاره در مقدار اولیه خود در نظر گرفته می‌شوند و سپس تنها یک پارامتر تغییر می‌کند. در مرحله بعد مشخصه‌های مهم الکتریکی افزاره محاسبه می‌شود. طبق تعریف، حساسیت در واحد درصد برابر نسبت انحراف معیار به میانگین هر مشخصه الکتریکی است. همان گونه که مشاهده می‌شود، طول کانال و ضخامت کانال از متغیرهای مهم ساختاری هستند که نقش مهمی در جریان حلت خاموش افزاره دارند. با کاهش طول کانال، به دلیل اثر تونل‌زنی از سورس القا شده توسط درین، خطوط میدان الکتریکی درین موجب کاهش عرض ناحیه تخلیه شده در حالت خاموش شده و تونل‌زنی از سورس به کانال صورت می‌گیرد. ضخامت کانال نیز نقش بسیار مهمی در جرم مؤثر، سرعت تزریق حامل‌ها، چگالی حلت‌های مجاز و ارتفاع سد شاتکی مؤثر دارد. همانگونه که مشاهده می‌شود، به دلیل جرم مؤثر کوچک InAs، تونل‌زنی از سد شاتکی نقش بسیار مؤثری در جریان افزاره دارد و با افزایش ضخامت افزاره موجب افزایش جریان حالت خاموش می‌شود. نکته قابل توجه



شکل ۱۰. مشخصه انتقالی افزاره با سورس و درین فلزی به ازای تغییر ولتاژ درین در دمای ۷۷ K.



شکل ۹. احتمال عبور از سد شاتکی به ازای تغییر ولتاژ درین در حالت روشن.



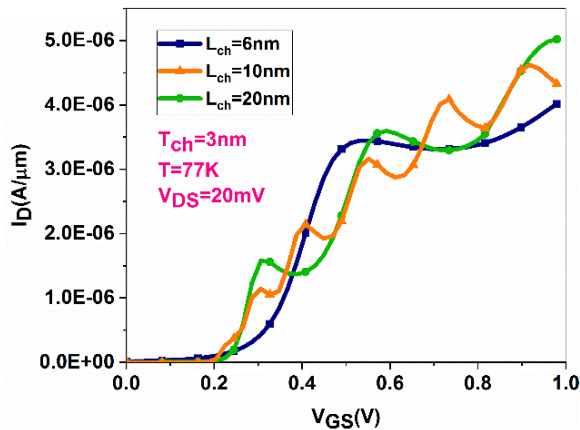
شکل ۱۱. کردار ولتاژ دروازه- جریان درین به ازای تغییر دما در ولتاژ درین ۲۰ mV.

الکتریکی افزاره دیده می‌شود. این در حالی است که با افزایش ولتاژ درین، نوسان جریان درین کاهش می‌یابد. دلیل این امر کاهش انحنای چاه کوانتومی در امتداد سورس و درین و افزایش چگالی ترازهای مجاز شرکت کننده در جریان بین ترازهای فرمی سورس و درین است.

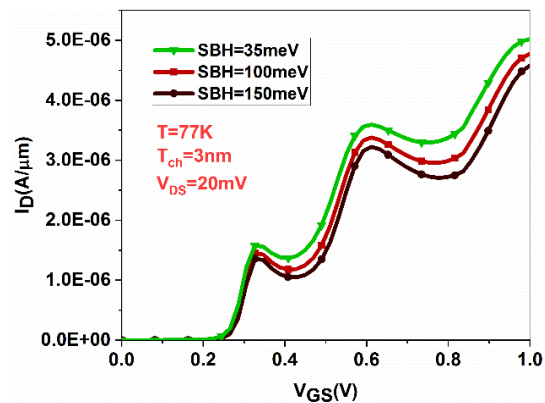
شکل ۱۱ اثر دما را بر نوسان جریان درین به ازای ولتاژ درین برابر ۲۰ mV نشان می‌دهد. طول کانال نیز برابر ۱۰ nm در نظر گرفته شده است. دما نقش مهمی در پهن‌شدگی ترازهای مجاز بین ترازهای فرمی سورس/ درین دارد. در دماهای پایین نوسان جریان درین و تشکیل ناحیه مقاومت منفی در جریان درین مشهود است. با افزایش دما انرژی حرارتی حامل‌ها افزایش می‌یابد. اگر انرژی حرارتی حامل‌ها قابل مقایسه با

می‌شود، با کاهش ولتاژ درین در یک انرژی خاص، احتمال عبور برابر یک شده و سپس کاهش یافته و به سمت صفر میل می‌کند. این نکته مبین تشکیل چاه کوانتومی در امتداد کانال و ایجاد ترازهای گسسته در راستای انتقال جریان است. این در حالی است که با افزایش ولتاژ درین، از میزان انحنای چاه کوانتومی کاسته شده و تونل‌زنی مستقیم از سورس به کانال صورت می‌گیرد.

اثر ولتاژ درین بر مشخصه الکتریکی افزاره در دمای ۷۷ K و ضخامت کانال ۳ nm در شکل ۱۰ نشان داده شده است. در ولتاژ درین کمتر از ۱۰۰ mV، به دلیل ایجاد چاه کوانتومی در امتداد حرکت حامل‌ها و ایجاد ترازهای گسسته در مسیر جریان، تونل‌زنی تشدید رخ داده و ناحیه مقاومت منفی در مشخصه



شکل ۱۳. مشخصه انتقالی افزاره به ازای تغییر طول کانال برای ارتفاع سد شاتکی برابر ۳۵ MeV در ولتاژ درین ۲۰mV و دمای ۷۷K.



شکل ۱۲. کردار ولتاژ دروازه- جریان درین به ازای ارتفاع سد شاتکی در ولتاژ درین ۲۰mV و دمای ۷۷K.

دلیل افزایش سطح انرژی ترازهای مجاز، نوسان جریان درین کاهش می‌یابد.

### ۶. نتیجه‌گیری

در این مقاله، مشخصه‌های الکتریکی افزاره با سورس و درین فلزی و ماده کانال InAs در ابعاد نانو مورد بررسی قرار گرفت. براساس نتایج به دست آمده، استفاده از جرم مؤثر حالت توده‌ای نمی‌تواند مشخصات الکتریکی افزاره را به خوبی مدل کند و لازم است جرم مؤثر حامل‌ها به ازای ضخامت‌های مختلف کانال از ساختار نواری دو بعدی محاسبه شود. براساس نتایج به دست آمده از کردار حساسیت، جریان حالت خاموش و ولتاژ آستانه حساسیت بالایی به تغییرات ضخامت کانال دارند. با کاهش ضخامت کلنال، به دلیل افزایش کنترل دروازه بر کلنال جریان حالت خاموش کاهش یافته و به دلیل افزایش سطح انرژی زیر نوارها ولتاژ آستانه افزایش می‌یابد. همچنین در دمای پایین و ولتاژ درین پایین، تونل‌زنی تشدید در مشخصه الکتریکی افزاره مشاهده شد که با افزایش دما و در دمای اتاق نسبت قله به دره کاهش می‌یابد و ناحیه مقاومت منفی از بین می‌رود. به دلیل مقاومت پارازیتی پایین افزاره با سورس و درین فلزی، این افزاره گزینه مناسبی برای کاربرد در ابعاد نانو است.

فاصله ترازهای گسسته انرژی داخل کانال باشد، در این صورت نوسان جریان درین به دلیل پهن‌شدگی ترازهای مجاز بین  $E_{FS}$  و  $E_{FD}$  کاهش می‌یابد. همان‌طور که در شکل‌های ۱۰ و ۱۱ مشاهده می‌شود، به دلیل شیب منفی تغییرات جریان درین برحسب ولتاژ دروازه، ناحیه مقاومت منفی در مشخصه الکتریکی افزاره ایجاد می‌شود.

اثر تونل زنی تشدید بر مشخصه انتقالی ترانزیستور با سورس و درین فلزی به ازای تغییر سد شاتکی در شکل ۱۲ نشان داده شده است. دما برابر ۷۷ K، ولتاژ درین برابر ۲۰ mV و طول کانال برابر ۱۰ nm در نظر گرفته شده است. با افزایش ارتفاع سد شاتکی و به ازای ولتاژ درین کوچک، عمق چاه کوانتومی تشکیل شده در امتداد کانال افزایش یافته و نسبت قله به دره در مشخصه الکتریکی افزاره افزایش می‌یابد.

شکل ۱۳ اثر طول کانال را بر مشخصه الکتریکی افزاره در ضخامت کلنال ۳nm، دما برابر ۷۷ K و ولتاژ درین برابر ۲۰ mV نشان می‌دهد. به طور کلی، سطح انرژی زیر نوارها در یک چاه کوانتومی، با عرض چاه نسبت عکس دارد. از این‌رو، سطح انرژی ترازهای تشدید در امتداد کانال وابستگی معکوس با طول دروازه دارند. با کاهش طول دروازه سطح انرژی ترازهای تشدید نیز افزایش می‌یابد. اگر خازن دروازه بتولند سطح انرژی زیر نوارها را کاهش دهد، در این صورت نوسان در جریان درین رخ می‌دهد. با کاهش طول دروازه به ۶ nm، به

## مراجع

1. P Banerjee and S K Sarkar, *Semicond. Sci. Technol.* **34**, 3 (2019) 035010.
2. D Y Jeon, *et al.*, *Solid State Electron.* **171**(2020) 107860.
3. N Pandey, *et al.*, *IEEE Trans. Electron Devices* **65**, 8(2018) 3112.
4. N Parihar, *et al.*, *IEEE Trans. Electron Devices* **66**, 8 (2019) 3273.
5. W F Lü and L Dai, *Microelectron. J.* **84** (2019) 54.
6. H Chakrabarti, R Maity, and N P Maity, *Microsyst. Technol.* **25**, 12 (2019) 4675.
7. R Kim, U E Avci, and I A Young, *IEEE Trans. Electron Devices* **66**, 3 (2019) 1189.
8. Y Nagatomi, *et al.*, *Semicond. Sci. Technol.* **32**, 3 (2017) 035001.
9. Hellenbrand, *et al.*, *IEEE Electron Device Lett.* **38**, 11 (2017) 1520.
10. T Dutta, *et al.*, *IEEE J. Electron Devices Soc.* **4**, 2 (2016) 66.
11. J. Wu, *et al.*, *IEEE Electron Device Lett.* **39**, 4 (2018) 472.
12. S A Loan, S Kumar, and A M Alamoud, *Superlattices and Microstruct.* **1**, 91 (2016) 78.
13. M Schwarz, *et al.*, *IEEE Trans. Electron Devices* **64**, 9 (2017) 3808.
14. A Kaur, R Mehra, and A Saini, *AEU - Int. J. Electron. Commun.* **111** (2019) 152888.
15. A Vinod, P Kumar, and B Bhowmick, *AEU - Int. J. Electron. Commun.* **107** (2019) 257.
16. S Kale, *Silicon* **12**, 3(2020) 479.
17. A Vinod, P Kumar, and B Bhowmick, *AEU - Int. J. Electron. Commun.* **107** (2019) 257.
18. Z Ahangari and M Fathipour, *Chin. Phys. B* **22**, 9 (2013) 098502.
19. B Feng, *et al.*, *J. Appl. Phys.* **119**, 5 (2016) 054304.
20. T B Boykin, G Klimeck, and F Oyafuso, *Phys. Rev. B* **69**, 11 (2004) 115201.
21. T B Boykin, *et al.*, *J. Condens. Matter Phys.* **19**, 3 (2007) 036203.
22. N Pandey, *et al.*, *IEEE Trans. Electron Devices* **65**, 8 (2018) 3112.
23. A Nandi, N Pandey, and S Dasgupta, *IEEE Trans. Electron Devices* **64**, 8 (2017) 3056.
24. T B Boykin, *et al.*, *Phys. Rev. B* **66**, 12 (2002) 125207.